

PATENT ABSTRACTS OF JAPAN

11

(11)Publication number : 08-082535

(43)Date of publication of application : 26.03.1996

(51)Int.Cl.

G01D 21/00
 G01D 5/245
 G01L 9/00
 H03M 1/08
 H03M 1/60

(21)Application number : 06-219048

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 13.09.1994

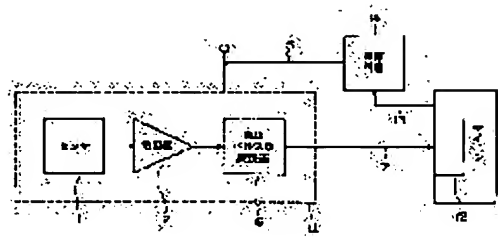
(72)Inventor : ARAKI TATSU

(54) SENSOR APPARATUS

(57)Abstract:

PURPOSE: To provide a highly accurate sensor apparatus, which can decrease power consumption and can lighten the load of a microcomputer.

CONSTITUTION: For a voltage-to-pulse-number converter 16, control is prohibited until the operations of a sensor 1 and an amplifier 2 are stabilized with a timer circuit at the time point when power is supplied from a power supply circuit 14 through a power supply line 15. When the control prohibition is released after the specified time, the output of the amplifier 2 undergoes A-D conversion with an A-D converter. A counter, which performs the down-counting from the A-D converted value, is operated. At the time when the output of the counter becomes zero, the operation of the counter is stopped. A clock used for the operation of the counter is inputted into a pulse output circuit, wherein the gate is opened only during the period when the counter is operating. Thus, the pulse train having the pulse number in proportion to the output of the sensor 1 is outputted into an event counter 12 with timing controller. This timing controller is provided.



LEGAL STATUS

[Date of request for examination] 25.04.2000

[Date of sending the examiner's decision of rejection] 22.06.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision] 2004-15368

BEST AVAILABLE COPY

of rejection]

[Date of requesting appeal against examiner's decision of rejection] 22.07.2004

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-82535

(43) 公開日 平成8年(1996)3月26日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
G 0 1 D 21/00	G			
5/245	1 0 2 T			
G 0 1 L 9/00				
H 0 3 M 1/08	A			
1/60				

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願平6-219048

(22) 出願日 平成6年(1994)9月13日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 荒木 達

伊丹市瑞原4丁目1番地 三菱電機株式会

社北伊丹製作所内

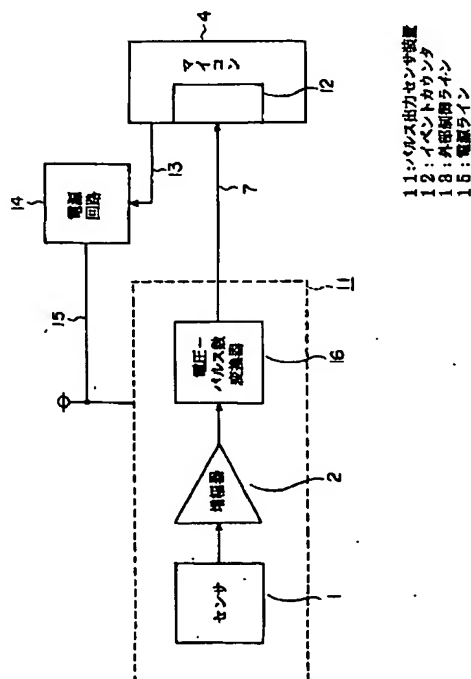
(74) 代理人 弁理士 曾我 道照 (外6名)

(54) 【発明の名称】 センサ装置

(57) 【要約】

【構成】 電圧-パルス数変換器16は、電源回路14から電源ライン15を通じて電源が供給された時点で、タイマ回路によりセンサ及1増幅器2の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、A-D変換器により前記増幅器2の出力をA-D変換し、このA-D変換された値からダウンカウントするカウンタを動かし、前記カウンタの出力が零になった時点で前記カウンタの動作を停止し、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサ1の出力に比例するパルス数を持つパルス列をイベントカウンタ12に出力するタイミングコントローラを備えた。

【効果】 高精度でかつ消費電力を低くでき、マイコン4の負荷を軽くできる。



【特許請求の範囲】

【請求項 1】 マイコンからのデータ送信要求信号に基づき、センサの出力に比例するパルス数を持つパルス列を前記マイコンに内蔵されたイベントカウンタへ送信する電圧—パルス数変換器を備えたことを特徴とするセンサ装置。

【請求項 2】 前記データ送信要求信号は、前記マイコンの制御に基づいて電源ラインを通じて供給される電源 ON 信号であることを特徴とする請求項 1 記載のセンサ装置。

【請求項 3】 前記データ送信要求信号は、データ変換命令ラインを通じて送られてくるデータ変換命令信号であることを特徴とする請求項 1 記載のセンサ装置。

【請求項 4】 前記電圧—パルス数変換器は、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、A—D 変換器により前記増幅器の出力を A—D 変換し、この A—D 変換された値からダウンカウントするカウンタを動かし、前記カウンタの出力が零になった時点で前記カウンタの動作を停止し、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたことを特徴とする請求項 1、2 又は 3 記載のセンサ装置。

【請求項 5】 前記電圧—パルス数変換器は、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、カウンタをアップカウントさせ、このカウンタのデータを D—A 変換器に入力し、前記 D—A 変換器の出力と前記センサの出力を増幅する前記増幅器の出力とを比較器により比較し、前記 D—A 変換器の値が前記増幅器の出力と等しくなった時点で前記比較器の出力が反転することで前記カウンタの動作を停止させ、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたことを特徴とする請求項 1、2 又は 3 記載のセンサ装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 この発明は、圧力センサ、光センサ、温度センサ等の各種センサのデータ出力をデジタルに変換して効率良くマイコンに伝達するセンサ装置に関するものである。

【0002】

【従来の技術】 従来のセンサ装置について図 1 4、図 1

5、図 1 6 及び図 1 7 を参照しながら説明する。図 1 4～図 1 7 は、従来のセンサ装置を含むセンサシステムを示す図である。

【0003】 図 1 4 において、従来のセンサシステムは、センサ 1 と、このセンサ 1 に接続された増幅器 2 と、パラレルにデータを出力する A—D 変換器 3 と、各種の制御を行うマイコン 4 とを備える。なお、A—D 変換器 3 とマイコン 4 の間には、データ変換命令ライン 5 と、データ送出信号ライン 6 と、データライン 7 とが接続されている。

【0004】 図 1 5 において、他の従来のセンサシステムは、センサ 1 と、このセンサ 1 に接続された増幅器 2 と、シリアルにデータを出力する A—D 変換器 3 と、各種の制御を行うマイコン 4 とを備える。なお、A—D 変換器 3 とマイコン 4 の間には、データ変換命令ライン 5 と、データ送出信号ライン 6 と、データライン 7 と、クロックライン 8 とが接続されている。

【0005】 図 1 6 において、他の従来のセンサシステムは、センサ 1 と、このセンサ 1 に接続された増幅器 2 と、周波数データを出力する V—F（電圧—周波数）変換器 9 と、各種の制御を行うマイコン 4 とを備える。なお、V—F 変換器 9 とマイコン 4 の間には、データライン 7 とが接続されている。

【0006】 図 1 7 において、他の従来のセンサシステムは、センサ 1 と、このセンサ 1 に接続された増幅器 2 と、時間データを出力する V—T（電圧—時間）変換器 10 と、各種の制御を行うマイコン 4 とを備える。なお、V—T 変換器 10 とマイコン 4 の間には、データ変換命令ライン 5 と、データライン 7 とが接続されている。

【0007】 センサ 1 の出力をマイコン 4 に伝達する方法として、アナログの電圧出力以外で伝達する場合、一般に、図 1 4～図 1 7 に示すものがあつた。図 1 4 と図 1 5 は A—D 変換器 3 を使う方法である。

【0008】 図 1 4 のセンサシステムは、パラレル出力の A—D 変換器 3 を用いるためデータライン 7 がビット数 n だけ必要である。また、マイコン 4 からのデータ変換命令ライン 5 と A—D 変換器 3 からのデータ送出信号ライン 6 の分だけマイコン 4 の入出力ポートを専有するため入出力ポートに余裕のあるときにしか用いられない。

【0009】 図 1 5 のセンサシステムは、シリアル出力の A—D 変換器 3 を用いるためデータライン 7 と、データ変換命令ライン 5 と、データ送出信号ライン 6 と、マイコン 4 のクロックと同期させるためのクロックライン 8 とが必要でこれも入出力ポートを多く専有する。また、マイコン 4 は A—D 変換器 3 と頻繁にやり取りが必要であるためデータ変換の際の負荷が重い。

【0010】 図 1 6 のセンサシステムは、図 1 4 及び図 1 5 のバイナリコードを出力する A—D 変換器 3 の代わりに、V—F 変換器 9 を用いるものである。これはマイ

コン4がデータライン7に出力されるパルスの周波数（正確には周期）を高速タイマで読みとれば良いが、V-F変換器9の発振周波数に極めて精度の高いもの（センサ1の精度の10倍は必要）が必要であり、センサシステムとしての精度を1~3%を確保しようとする現実が難しい。また、マイコン4のカウンタのクロックも非常に高速のものが必要で電池駆動の場合等、低消費電力が要求される場合は使用できない。

【0011】図17のセンサシステムは、図16のV-F変換器9の代わりに、V-T変換器10を用い、センサ1の出力電圧を時間に変換するものである。しかし、これは高精度のシステムに使えるもののやはり高速クロックが必要で低消費電力に適さなかった。

【0012】

【発明が解決しようとする課題】上述したような従来のセンサシステムでは、多くのライン数が必要でマイコン4の負荷が重いという問題点があった。

【0013】また、高精度を得ようすると、高速クロックが必要で低消費電力に適さないという問題点があった。

【0014】この発明は、前述した問題点を解決するためになされたもので、低消費電力で高い精度を得ることができ、マイコンの負荷を軽くできるセンサ装置を得ることを目的とする。

【0015】

【課題を解決するための手段】この発明の請求項1に係るセンサ装置は、マイコンからのデータ送信要求信号に基づき、センサの出力に比例するパルス数を持つパルス列を前記マイコンに内蔵されたイベントカウンタへ送信する電圧-パルス数変換器を備えたものである。

【0016】この発明の請求項2に係るセンサ装置は、前記データ送信要求信号を、前記マイコンの制御に基づいて電源ラインを通じて供給される電源ON信号としたものである。

【0017】この発明の請求項3に係るセンサ装置は、前記データ送信要求信号を、データ変換命令ラインを通じて送られてくるデータ変換命令信号としたものである。

【0018】この発明の請求項4に係るセンサ装置は、前記電圧-パルス数変換器が、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、A-D変換器により前記増幅器の出力をA-D変換し、このA-D変換された値からダウンカウントするカウンタを動かし、前記カウンタの出力が零になった時点で前記カウンタの動作を停止し、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタ

イミングコントローラを備えたものである。

【0019】この発明の請求項5に係るセンサ装置は、前記電圧-パルス数変換器が、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、カウンタをアップカウントさせ、このカウンタのデータをD-A変換器に入力し、前記D-A変換器の出力と前記センサの出力を増幅する前記増幅器の出力とを比較器により比較し、前記D-A変換器の値が前記増幅器の出力と等しくなった時点で前記比較器の出力が反転することで前記カウンタの動作を停止させ、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたものである。

【0020】

【作用】この発明の請求項1に係るセンサ装置においては、マイコンからのデータ送信要求信号に基づき、センサの出力に比例するパルス数を持つパルス列を前記マイコンに内蔵されたイベントカウンタへ送信する電圧-パルス数変換器を備えたので、高精度でかつ消費電力を低くでき、マイコンの負荷を軽くできる。

【0021】この発明の請求項2に係るセンサ装置においては、前記データ送信要求信号を、前記マイコンの制御に基づいて電源ラインを通じて供給される電源ON信号としたので、低消費電力化が容易である。

【0022】この発明の請求項3に係るセンサ装置においては、前記データ送信要求信号を、データ変換命令ラインを通じて送られてくるデータ変換命令信号としたので、マイコンの入出力ポートを多数必要としない。

【0023】この発明の請求項4に係るセンサ装置においては、前記電圧-パルス数変換器が、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、A-D変換器により前記増幅器の出力をA-D変換し、このA-D変換された値からダウンカウントするカウンタを動かし、前記カウンタの出力が零になった時点で前記カウンタの動作を停止し、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたので、高精度でかつ消費電力を低くでき、マイコンの負荷を軽くできる。

【0024】この発明の請求項5に係るセンサ装置においては、前記電圧-パルス数変換器が、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定

の時間の後、制御禁止が解除されてから、カウンタをアップカウントさせ、このカウンタのデータをD-A変換器に入力し、前記D-A変換器の出力と前記センサの出力を増幅する前記増幅器の出力とを比較器により比較し、前記D-A変換器の値が前記増幅器の出力と等しくなった時点で前記比較器の出力が反転することで前記カウンタの動作を停止させ、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたので、高精度でかつ消費電力を低くでき、マイコンの負荷を軽くできる。

【0025】

【実施例】

実施例1. この発明の実施例1の構成について図1、図2、図3、図4、図5及び図6を参照しながら説明する。図1は、この発明の実施例1に係るセンサシステムの全体構成を示す図である。また、図2は、図1の電圧-パルス数変換器の構成を示す図である。さらに、図3、図4、図5及び図6は、図2のタイマ回路、クロック発生器、タイミングコントローラ及びパルス出力回路の各々の構成を示す図である。なお、各図中、同一符号は同一又は相当部分を示す。

【0026】図1において、この実施例1に係るセンサシステムは、パルス出力センサ装置11と、データライン7を通じて接続されたイベントカウンタ12を有するマイコン4と、外部制御ライン13を通じて接続された電源回路14とを備える。また、パルス出力センサ装置11は、電源ライン15を通じて電源回路14から電源が供給される。なお、電源回路14は、例えば、外部制御ライン13が接続される出力制御端子を有する出力制御端子付レギュレータからなる。さらに、パルス出力センサ装置11は、センサ1と、増幅器2と、電圧-パルス数変換器16とを備える。

【0027】例えば、マイコン4から外部制御ライン13に“H”（ハイレベル）の信号を送ったときのみ、電源回路14が正規の電圧を出力し、それ以外では零ボルトを出力するようにしておけば、パルス出力センサ装置11はマイコン4からの信号によって間欠動作させることができる。

【0028】電圧-パルス数変換器16は、電源ライン15が正規の電圧になってから、増幅器2の信号をパルス数に変換し、データライン7にパルスを出力する。したがって、マイコン4は、間欠的にパルス出力センサ装置11を駆動でき、センサ1の出力に応じたパルス数を内蔵のイベントカウンタ12に受けることができる。この場合、イベントカウンタ12のゲートは外部制御ライン13が“H”の期間のみ開いておけばよい。

【0029】また、外部制御ライン13を“H”にして

おく時間は、センサ1及び増幅器2の動作が安定し電圧をデジタル化する時間 t_a と、パルスを出力する時間 t_b と、電圧-パルス数変換器16に内蔵されたクロックのばらつきを考慮した時間 t_c との和になる。この実施例1では、パルス出力センサ装置16を必要となきのみ動作させることができるので、例えばパルス出力センサ装置16の消費電流を2mA、外部制御ライン13を“H”にする時間を5msとして、5秒おきに間欠動作させるとパルス出力センサ装置16の平均消費電流は2 μ Aとなり、消費電力を非常に低く抑えることができる。

【0030】図2において、電圧-パルス数変換器16は、増幅器2の出力電圧をデジタルデータに変換するパラレル出力の例えば逐時比較型のA-D変換器17と、このA-D変換器17のデータからカウントダウンするカウンタ18と、カウンタ18の動作モードに応じてパルスを出力するパルス出力回路19と、所定の周波数のクロックを発生するクロック発生器20と、電源の立上がり時のタイマ回路21と、A-D変換器17、カウンタ18及びパルス出力回路19を制御するタイミングコントローラ22とを備える。

【0031】図3において、タイマ回路21は、電源Vccに接続された抵抗23と、この抵抗23に接続されたコンデンサ24と、電源Vccに接続された抵抗25と、この抵抗25に接続された抵抗26と、抵抗23とコンデンサ24の接続点が反転入力端子に接続され、抵抗25と26の接続点が非反転入力端子に接続された比較器27と、この比較器27の出力端子と非反転入力端子間に接続されたヒステリシス用抵抗28とを備える。比較器27は、電源Vccの分圧電圧VRとコンデンサ24の充電電圧を比較し、上記分圧電圧VRが大きい間だけ“H”の信号TMを出力する。

【0032】図4において、クロック発生器20は、インバータ29、30、31と、抵抗32、33と、コンデンサ34とを備える。なお、抵抗32及び33の抵抗値をRs及びRとすると、 $R_s \geq 10R$ の関係がある。発生されるクロックの周波数は、抵抗33とコンデンサ34から決まる。

【0033】図5において、タイミングコントローラ22は、4個のD型フリップフロップ35、36、37、38と、ANDゲート39とを備える。なお、タイミングコントローラ22は、クロックCLKに同期させて信号ADS、CS、GAを出力する。

【0034】図6において、パルス出力回路19はNANDゲート40からなる。

【0035】つぎに、パルス出力センサ装置11の動作について図7を参照しながら説明する。図7は、この発明の実施例1に係るパルス出力センサ装置の動作を示すタイミングチャートである。

【0036】図7において、(a)は電源回路14の電

源出力 V_{cc} 、(b) はクロック発生器 20 の出力クロック CLK 、(c) はタイマ回路 21 の出力信号 TM 、(d) はタイミングコントローラ 22 の出力信号 ADS 、(e) は A-D 変換器 17 の出力信号 ADF 、(f) はタイミングコントローラ 22 の出力信号 CS 、(g) はカウンタ 18 の出力信号 BO 、(h) はタイミングコントローラ 22 の出力信号 GA 、(i) はパルス出力回路 19 の出力信号 VO をそれぞれ示す。

【0037】図 7 (a) 及び (b) に示すように、パルス出力センサ装置 11 の電源 V_{cc} が立上るとクロック発生器 20 がクロック CLK を発生し始める。このクロック CLK の周波数 f は、図 4 に示す抵抗 33 の抵抗値を R 、コンデンサ 34 の容量値を C とすると、 $f \approx 1/2.2RC$ と表される。なお、定数 2.2 は、C-MOS の場合である。また、同図 (c) に示すように、タイマ回路 21 は、電源 V_{cc} の立上がりから所定の時間 t だけ “H” の信号 TM を出し、この信号 TM によりタイミングコントローラ 22 は回路の制御を禁止する。所定の時間 t は、図 3 に示す抵抗 23 の抵抗値を R 、コンデンサ 24 の容量値を C 、非反転側の分圧電圧を VR とすると、 $t = CR \cdot \ln(V_{cc}/VR - V_{cc})$ と表される。この所定の時間 t は、センサ 1 と増幅器 2 が安定する迄の時間、例えば約 $500\mu s$ である。

【0038】図 7 (d) に示すように、タイマ回路 21 の出力信号 TM が “L” (ローレベル) になった時点で、タイミングコントローラ 22 は、A-D 変換器 17 への A-D 変換命令信号 ADS を “H” にして A-D 変換させる。次に、同図 (e) に示すように、A-D 変換器 17 は、A-D 変換が終了した時点で A-D 変換完了信号 ADF を “H” にする。

【0039】図 7 (f) に示すように、A-D 変換完了信号 ADF が “H” になった時点で、タイミングコントローラ 22 はカウンタ 18 へのカウントスタート信号 CS を “H” にしカウントを開始させる。カウンタ 18 は A-D 変換器 17 から $D_0 \sim D_n$ (n ビット) のラインに A-D 変換されたパラレルデータが入力されており、このパラレルデータから例えばカウンタ 18 がカウントダウンし、カウンタ 18 の値が “零” になったところでカウンタ 18 を停止させると、A-D 変換されたパラレルデータの値とカウンタ 18 の動作時間が比例することになる。同図 (g) に示す BO は、カウンタ 18 の値が “零” になった時に “H” となるボロー信号である。

【0040】図 7 (f) 及び (g) に示すように、タイミングコントローラ 22 はボロー信号 BO が “H” になったときカウントスタート信号 CS を “L” にしてカウンタ 18 を停止させる。このカウントスタート信号 CS と同じゲート信号 GA をタイミングコントローラ 22 はパルス出力回路 19 のゲートへ出力し、同図 (h) 及び (i) に示すように、パルス出力回路 19 はゲート信号

GA が “H” の間だけクロック CLK をパルス信号 VO として出力する。

【0041】以上のように、A-D 変換器 17 のパラレルデータから 1 カウントづつカウントダウンし、カウントダウン中のクロック CLK をパルス出力回路 19 から出力するようにすれば、センサ 1 の検出値に比例するパルス数をデータライン 7 に出力することになる。また、この動作はパルス出力センサ装置 11 の電源 15 (V_{cc}) を “H” にしている間に実行されるので、マイコン 4 は好きな時にセンサ 1 のデータを読み込むことができ、センサ 1 のデータが不要なときはパルス出力センサ装置 11 の電源 15 を零にしておくことができるため、高精度でかつ消費電力を低くすることができる。

【0042】実施例 2. この発明の実施例 2 について図 8、図 9、図 10 及び図 11 を参照しながら説明する。図 8 は、この発明の実施例 2 に係るセンサシステムの全体構成を示す図である。また、図 9 は、図 8 の電圧パルス数変換器の構成を示す図である。さらに、図 10 は、図 9 のタイミングコントローラの構成を示す図である。また、図 11 は、この発明の実施例 2 に係るパルス出力センサ装置の動作を示すタイミングチャートである。

【0043】図 9 において、この実施例 2 は、上記実施例 1 の A-D 変換器 17 の代わりに、D-A 変換器 42 と比較器 41 を用いたものである。また、図 10 において、タイミングコントローラ 22 A は、3 個の D 型フリップフロップ 43、44、45 と、AND ゲート 46 とを備える。なお、タイミングコントローラ 22 A は、クロック CLK に同期させて信号 CS 、 GA を出力する。また、他の構成は上記実施例 1 と同じである。

【0044】図 11 (a) 及び (c) に示すように、電源 V_{cc} が “H” になると電圧パルス数変換器 16 A のタイマ回路 21 が動作し、所定の時間 t だけ “H” になりその間タイミングコントローラ 22 A は制御を禁止する。

【0045】図 11 (d) に示すように、信号 TM が “L” になるとタイミングコントローラ 22 はカウントスタート信号 CS を “H” にする。これによりカウンタ 18 は “零” からカウントアップする。このカウンタ 18 のパラレルデータは $D_0 \sim D_n$ ラインに出力され D-A 変換器 42 に入力される。このパラレルデータに基づき、D-A 変換器 42 はアナログ電圧 COM を出力する。

【0046】この D-A 変換器 42 の出力 COM と増幅器 2 の出力は比較器 41 で比較される。D-A 変換器 42 の出力 COM の方が増幅器 2 の出力より小さいと比較器 41 の出力 CF は “L” となるが、図 11 (e) に示すように、カウンタ 18 がカウントアップされるに従って D-A 変換器 42 の出力 COM が増加し、増幅器 2 の出力を越えると比較器 41 の出力 CF は “H” となる。

【0047】図11(d)～(g)に示すように、比較器41の出力CFが“H”となったらタイミングコントローラ22Aはカウントスタート信号CSを“L”にし、カウンタ18のカウントを停止させる。このカウントスタート信号CSが“H”の間、ゲート信号GAを“H”としてパルス出力回路19のゲートを開き、その間クロックCLKをパルス信号VOとして出力する。このようにすればセンサ1の検出値に応じたパルス数がパルス出力回路19から出力される。

【0048】実施例3. この発明の実施例3について図12及び図13を参照しながら説明する。図12は、この発明の実施例3に係るセンサシステムの全体構成を示す図である。また、図13は、図12のパルス出力センサ装置の動作を示すタイミングチャートである。

【0049】図12において、パルス出力センサ装置11Bは、圧力センサなどのセンサ1と、センサ1の信号を増幅する増幅器2と、増幅器2の電圧信号をパルス数に変換する電圧パルス数変換器16Bとを備える。なお、電圧パルス数変換器16Bの構成は、上記実施例1の電圧パルス数変換器16の構成と同様である。ただし、タイマ回路21は、電源Vccに相当するデータ変換命令信号Vconから信号TMを生成するロジック回路である。マイコン4から電圧パルス数変換器16Bへデータ変換命令ライン5を通じてデータ変換命令信号Vconが出力されると、電圧パルス数変換器16Bの出力VOは、データライン7を通じて、マイコン4に内蔵されたイベントカウンタ12へ伝えられる。

【0050】センサ1の信号を増幅器2で増幅し、この電圧信号を電圧パルス数変換器16Bでパルス数に変換しマイコン4のイベントカウンタ12にデータライン7を通じて送信する。センサ1が圧力センサの場合、例えば、圧力が0気圧のときパルス数が10個、1気圧のとき1000個とし、その中間の圧力とパルス数が比例するようにしておくと、イベントカウンタ12（この場合10ビットが必要）の値をマイコン4が読むことで圧力値を知ることができる。

【0051】電圧パルス数変換器16Bは、常時、パルスを出しておくことはできないので、図13に示すように、データ変換命令信号Vconが“H”になってから所定の時間taが経過した後、時間tbの間だけパルスを出力する。時間tbはセンサ1の出力に比例して変わるが、センサ1の出力の最大値、即ちパルス数の最大数と電圧パルス数変換器16B内蔵のクロックの周期の積が時間tbの最大となる。このため、データ変換命令信号Vconの“H”時間は、時間taと、時間tbの最大値と、上記クロックのばらつきを考慮したマージン時間tcの和である。

【0052】また、データ変換命令信号Vconが“H”のとき、マイコン4のイベントカウンタ12のゲートを開いておく必要がある。この信号Vconを

“H”にしておく間はマイコン4は他の仕事ができ、データが取り込まれた後も好きな時にイベントカウンタ12のデータを読みに行けるので、マイコン4の負荷は極めて軽い。電圧パルス数変換器16Bの内蔵クロックの精度はセンサシステムの計測精度と無関係であり、クロック発生器は単純なコンデンサと抵抗による発振回路で良いため、ローコスト化が可能になる。さらに、マイコン4のクロックは低速で良いため低消費電力化が容易で電池駆動には最適である。

【0053】実施例4. 上記実施例3は、電圧パルス数変換器16Bの構成が上記実施例1の電圧パルス数変換器16と同様であったが、この実施例4は、電圧パルス数変換器の構成が上記実施例2の電圧パルス数変換器16Aと同様である。ただし、タイマ回路は、電源Vccに相当するデータ変換命令信号Vconから信号TMを生成するロジック回路である。マイコン4から電圧パルス数変換器16Aへデータ変換命令ライン5を通じてデータ変換命令信号Vconが出力されると、電圧パルス数変換器16Aの出力VOは、データライン7を通じて、マイコン4に内蔵されたイベントカウンタ12へ伝えられる。

【0054】

【発明の効果】この発明の請求項1に係るセンサ装置は、以上説明したとおり、マイコンからのデータ送信要求信号に基づき、センサの出力に比例するパルス数を持つパルス列を前記マイコンに内蔵されたイベントカウンタへ送信する電圧パルス数変換器を備えたので、高精度でかつ消費電力を低くでき、マイコンの負荷を軽くできるという効果を奏する。

【0055】この発明の請求項2に係るセンサ装置は、以上説明したとおり、前記データ送信要求信号を、前記マイコンの制御に基づいて電源ラインを通じて供給される電源ON信号としたので、低消費電力化が容易であるという効果を奏する。

【0056】この発明の請求項3に係るセンサ装置は、以上説明したとおり、前記データ送信要求信号を、データ変換命令ラインを通じて送られてくるデータ変換命令信号としたので、マイコンの入出力ポートを多数必要としないという効果を奏する。

【0057】この発明の請求項4に係るセンサ装置は、以上説明したとおり、前記電圧パルス数変換器が、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、A-D変換器により前記増幅器の出力をA-D変換し、このA-D変換された値からダウンカウントするカウンタを動かし、前記カウンタの出力が零になった時点で前記カウンタの動作を停止し、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの

出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたので、高精度でかつ消費電力を低くでき、マイコンの負荷を軽くできるという効果を奏する。

【0058】この発明の請求項5に係るセンサ装置は、以上説明したとおり、前記電圧-パルス数変換器が、前記データ送信要求信号が入力された時点で、タイマ回路によりセンサ及び増幅器の動作が安定するまで制御が禁止され、所定の時間の後、制御禁止が解除されてから、カウンタをアップカウントさせ、このカウンタのデータをD-A変換器に入力し、前記D-A変換器の出力と前記センサの出力を増幅する前記増幅器の出力とを比較器により比較し、前記D-A変換器の値が前記増幅器の出力と等しくなった時点で前記比較器の出力が反転することで前記カウンタの動作を停止させ、このカウンタが動作している期間のみゲートが開くパルス出力回路に前記カウンタの動作に用いるクロックを入力することで前記センサの出力に比例するパルス数を持つパルス列を前記イベントカウンタに出力するタイミングコントローラを備えたので、高精度でかつ消費電力を低くでき、マイコンの負荷を軽くできるという効果を奏する。

【図面の簡単な説明】

【図1】 この発明の実施例1に係るセンサシステムの全体構成を示す図である。

【図2】 この発明の実施例1に係るパルス出力センサ装置の構成を示す図である。

【図3】 図2に示すタイマ回路の構成を示す図である。

【図4】 図2に示すクロック発生器の構成を示す図である。

【図5】 図2に示すタイミングコントローラの構成を示す図である。

【図6】 図2に示すパルス出力回路の構成を示す図である。

ある。

【図7】 この発明の実施例1に係るパルス出力センサ装置の動作を示すタイミングチャートである。

【図8】 この発明の実施例2に係るセンサシステムの全体構成を示す図である。

【図9】 この発明の実施例2に係るパルス出力センサ装置の構成を示す図である。

【図10】 図9に示すタイミングコントローラの構成を示す図である。

【図11】 この発明の実施例2に係るパルス出力センサ装置の動作を示すタイミングチャートである。

【図12】 この発明の実施例3に係るセンサシステムの全体構成を示す図である。

【図13】 この発明の実施例3に係るパルス出力センサ装置の動作を示すタイミングチャートである。

【図14】 従来のセンサシステムの全体構成を示す図である。

【図15】 従来の他のセンサシステムの全体構成を示す図である。

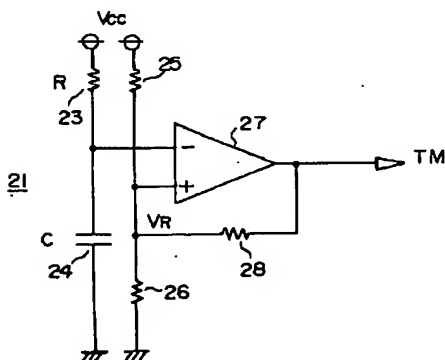
【図16】 従来の他のセンサシステムの全体構成を示す図である。

【図17】 従来の他のセンサシステムの全体構成を示す図である。

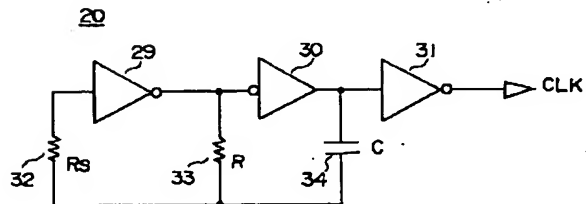
【符号の説明】

1 センサ、2 増幅器、4 マイコン、7 データライン、11、11A、11B パルス出力センサ装置、12 イベントカウンタ、13 外部制御ライン、14 電源回路、15 電源ライン、16、16A、16B 電圧-パルス数変換器、17 A-D変換器、18 カウンタ、19 パルス出力回路、20クロック発生器、21 タイマ回路、22、22A タイミングコントローラ、41 比較器、42 D-A変換器。

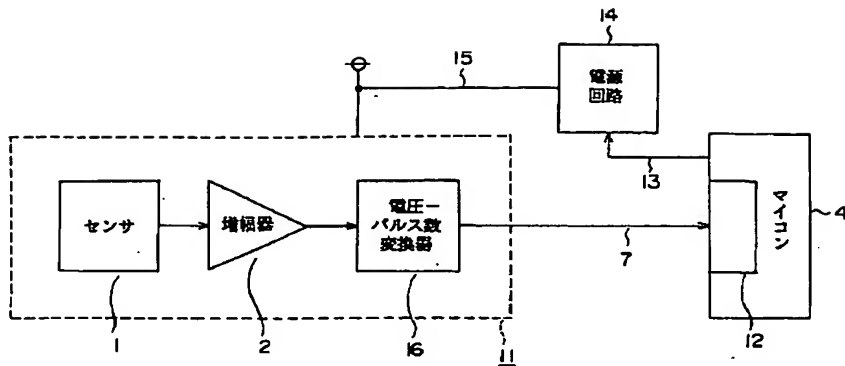
【図3】



【図4】

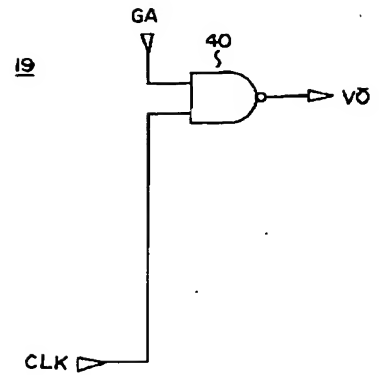


【図 1】

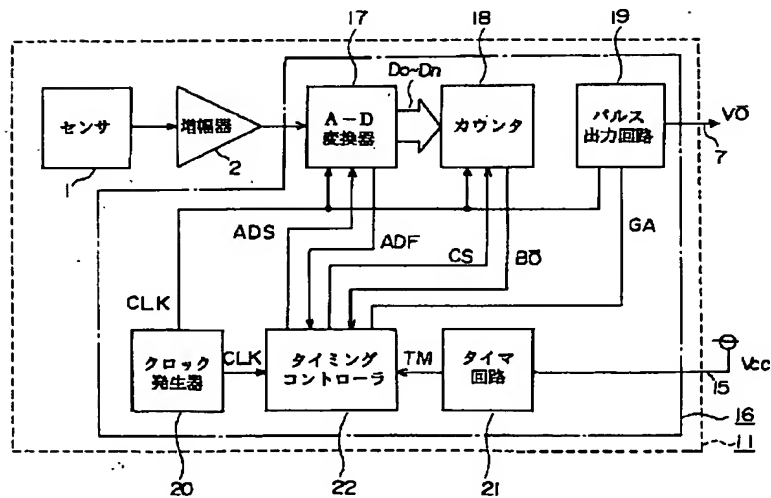


- 11: パルス出力センサ装置
 12: イベントカウンタ
 13: 外部制御ライン
 15: 電源ライン

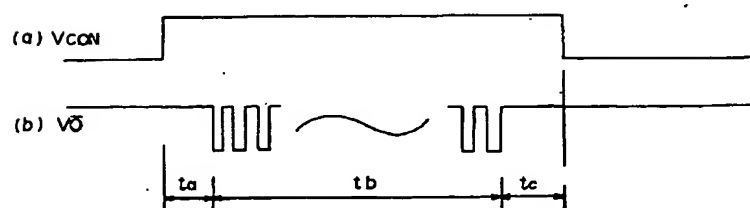
【図 6】



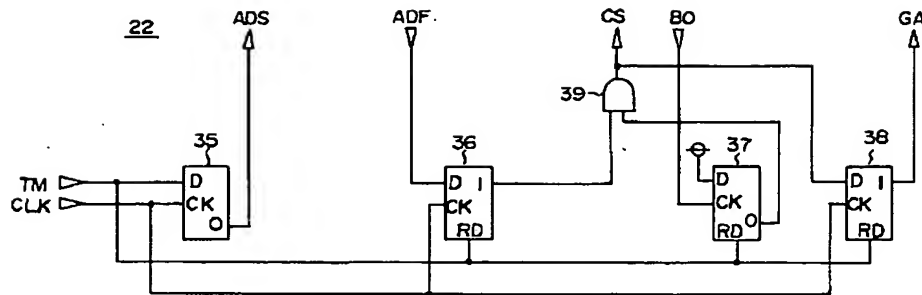
【図 2】



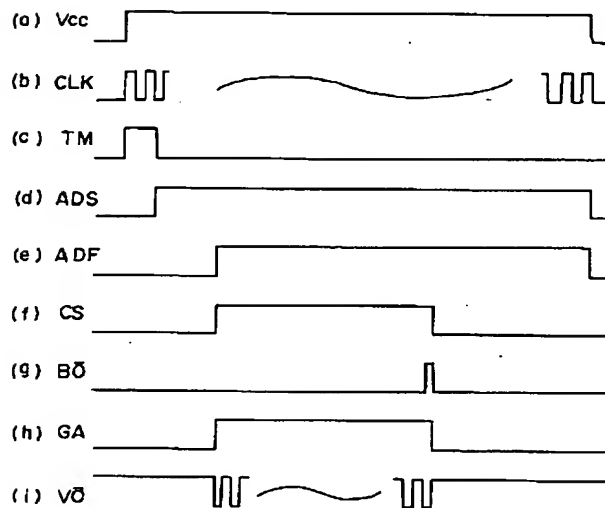
【図 13】



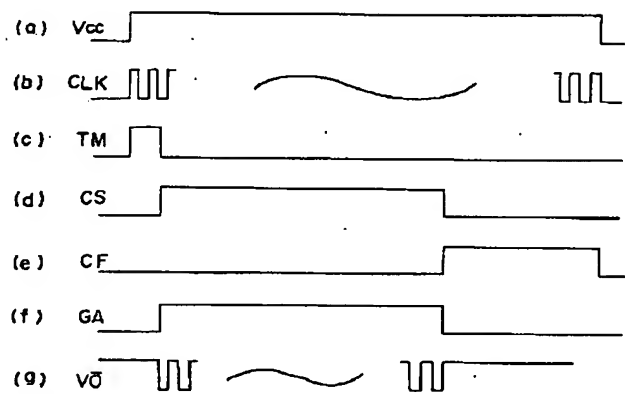
【図 5】



【図 7】

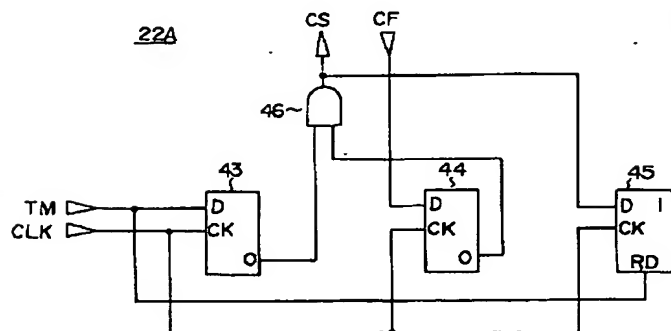


【図 11】

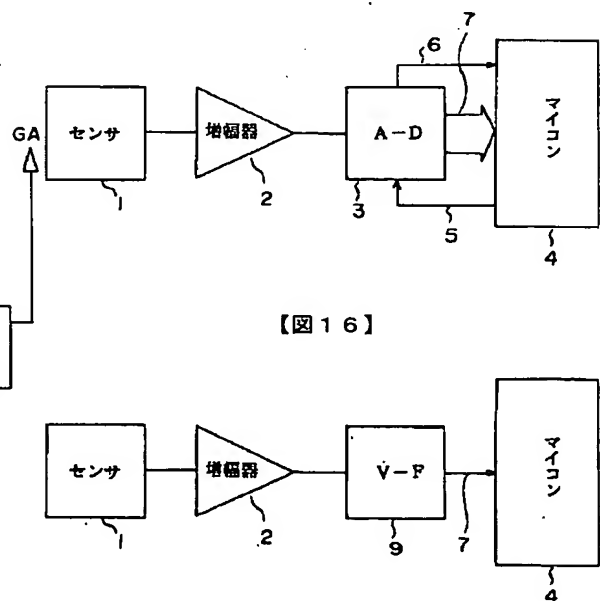


【図 14】

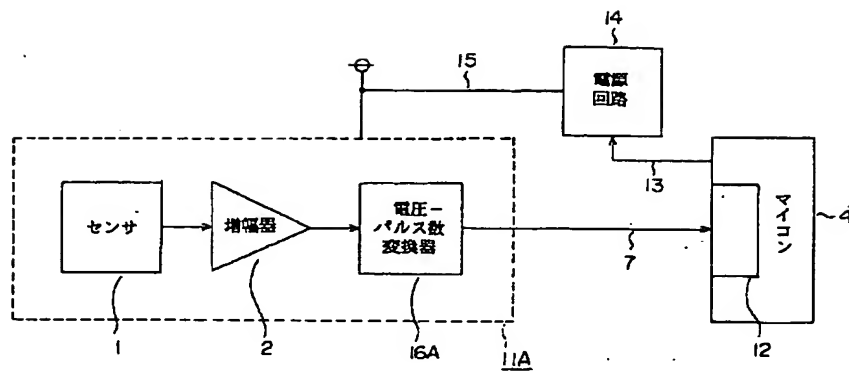
【図 10】



【図 16】

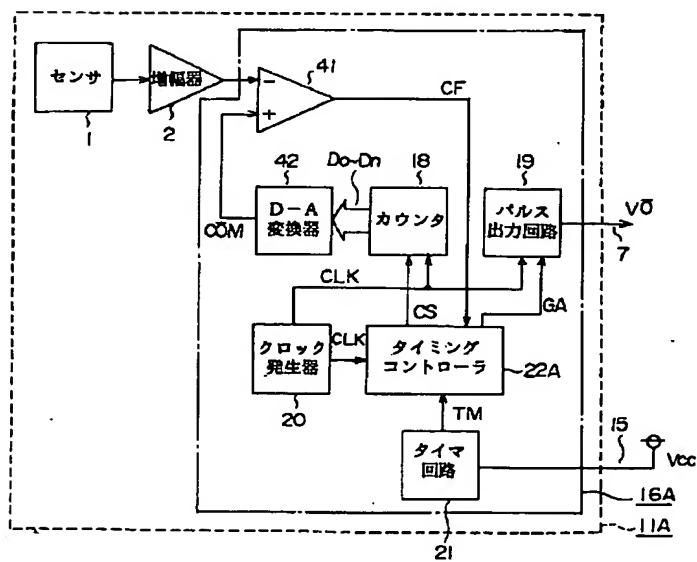


【図 8】

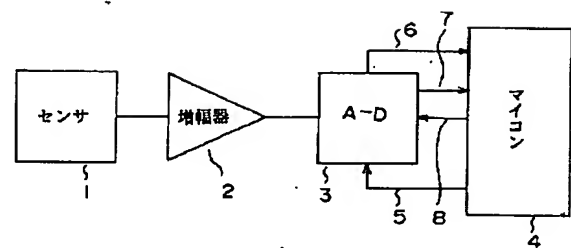


11A : パルス出力センサ装置
12 : イベントカウンタ

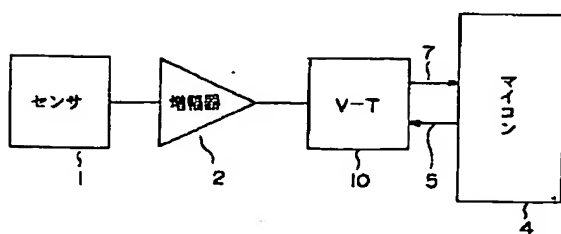
【図 9】



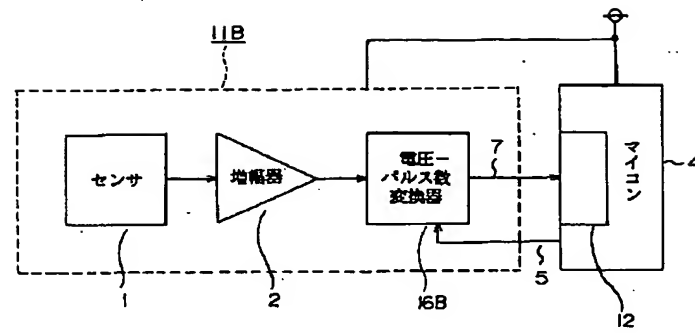
【図 15】



【図 17】



【図 12】



11B : パルス出力センサ装置
12 : イベントカウンタ

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.